

การพัฒนาระบบตรวจสอบรู้สภาวะโหลดทางไฟฟ้าแบบไม่ล่วงล้ำ โดยใช้อุปกรณ์ลอจิกแบบโปรแกรม

Improving Non-Intrusive Load Monitoring System Based on Field Programmable Gate Array

จักรี ศรีนนท์ฉัตร¹ และ สรยุทธ์ แยมประยูร²

Jakkree Srinonchat¹ and Sarayut Yaemprayoon²

¹ภาควิชาอิเล็กทรอนิกส์และโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

¹Department of Electronics and Telecommunication Engineering, Faculty of Engineering,
Rajamangala University of Technology Thanyaburi

²ห้องปฏิบัติการด้านวิจัยและการประมวลผลสัญญาณ

²Signal Processing Research Laboratory

Received: November 18, 2019

Revised: March 12, 2020

Accepted: March 19, 2020

บทคัดย่อ

ในปัจจุบันการพัฒนาระบบอัจฉริยะ ระบบโครงข่ายไฟฟ้าอัจฉริยะมีจำเป็นที่จะต้องใช้เทคนิคและเครื่องมือสำหรับการวัดค่ากระแสไฟฟ้า แรงดันไฟฟ้าและพลังงานไฟฟ้า ซึ่งเทคนิคดังกล่าวมีด้วยกันอยู่หลายรูปแบบ เทคนิคการตรวจสอบรู้สภาวะโหลดทางไฟฟ้าแบบไม่ล่วงล้ำเป็นหนึ่งในเทคนิคที่ได้รับความนิยมในการนำมาประยุกต์ใช้วัดค่าการใช้พลังงานไฟฟ้าซึ่งเทคนิคนี้สามารถวัดค่าการใช้พลังงานไฟฟ้าแยกแยะตามชนิดของแต่ละอุปกรณ์ได้ งานวิจัยนี้มุ่งเน้นที่จะพัฒนาระบบการตรวจสอบรู้สภาวะโหลดทางไฟฟ้าแบบไม่ล่วงล้ำโดยใช้อุปกรณ์ลอจิกแบบโปรแกรม อุปกรณ์ลอจิกแบบโปรแกรมถูกนำมาใช้ในการตรวจวัดค่าพลังงานทางไฟฟ้า และแยกแยะชนิดของการใช้พลังงานไฟฟ้าร่วมกับเทคนิคดิจิทัลแบบเรียลไทม์บนระบบฐานเวลาจริง ทั้งนี้อุปกรณ์ลอจิกแบบโปรแกรมถูกนำมาใช้ในการวิจัยนี้เนื่องจากอุปกรณ์ลอจิกแบบโปรแกรมมีข้อดีคือ มีอัตราการสุ่มตัวอย่างที่มากและสามารถคำนวณการทำงานแบบขนานได้ ผลการทดลองพบว่าระบบการตรวจสอบรู้สภาวะโหลดทางไฟฟ้าแบบไม่ล่วงล้ำซึ่งออกแบบโดยใช้อุปกรณ์ลอจิกแบบโปรแกรมสามารถตรวจวัดค่าพลังงานไฟฟ้า และแยกแยะชนิดของอุปกรณ์ไฟฟ้าได้ ระบบที่ออกแบบสามารถให้ความถูกต้องในการแยกแยะชนิดของอุปกรณ์ 100% จากการสุ่มสัญญาณ 1 ครั้งต่อเวลา 1 วินาที บนฐานเวลาจริง และสามารถที่จะพัฒนาให้มีการคำนวณที่เร็วขึ้นได้ในอนาคต

คำสำคัญ: การตรวจสอบรู้สภาวะโหลดทางไฟฟ้าแบบไม่ล่วงล้ำ, อุปกรณ์ลอจิกแบบโปรแกรม, บ้านอัจฉริยะ

Abstract

Development of smart home and smart grid recently require the energy measurement techniques and devices to monitor the current, voltage and power. Non-Intrusive Load Monitoring--NILM technique has become one of the most relevant alternatives for energy disaggregation, which intends to separate the total power consumption into specific appliance loads. This research investigated improving Non-Intrusive Load Monitoring system based-on Field Programmable Gate Array--FPGA. FPGA is used to monitor and classify the appliance loads with the digital binary technique in the real-time system, accordingly. The advantage of the FPGA is high sampling ratio and parallel computation. The results show that NILM with FPGA can be useful for monitoring and classifying the appliance loads. The experiment system provides exactly 100% accuracy based on a sampling per second in real time conditions and it can be developed for faster computation and classification for the future.

Keywords: non-intrusive load monitoring, field programmable gate array, smart home



บทนำ

การตรวจรู้ภาวะโหลดแบบไม่ล่วงล้ำ (NILM) เป็นกระบวนการในการวิเคราะห์การเปลี่ยนแปลงของแรงดันไฟฟ้าและกระแสไฟฟ้าที่เข้าสู่บ้านและระบบ แนวคิดเริ่มต้นของการแยกแยะข้อมูลโหลดกำลังไฟฟ้าของที่พักอาศัยถูกเสนอโดย (Kemp-Hesterman, Glick, & Cross, 2014) ซึ่งแสดงให้เห็นว่าเครื่องใช้ไฟฟ้าที่แตกต่างกันสร้างคุณลักษณะการใช้พลังงานที่แตกต่างกันตามคุณสมบัติของอุปกรณ์ที่ใช้งานกระแสและแรงดัน เพื่อแยกการใช้พลังงานตาม NILM จำเป็นอย่างยิ่งเข้าใจคุณสมบัติของอุปกรณ์เครื่องใช้ไฟฟ้า โดยสามารถแบ่งเครื่องใช้ไฟฟ้าเป็นสี่ประเภท คือ (1) ประเภทแรกเปิด/ปิด มีสถานะของพลังงานไบนารี เนื่องจากมีคุณสมบัติที่ชัดเจน อย่างไรก็ตามหากอุปกรณ์สองเครื่องที่มีการใช้พลังงานใกล้เคียงกันกำลังทำงาน จะไม่สามารถแยกแยะได้ ดังนั้นจึงจำเป็นต้องหาปัจจัยเพิ่มเติมเพื่อแยกแยะ (2) ประเภทที่สองมีกำลังไฟหลายสถานะ (Finite State Machine--FSM) โดยรูปแบบการใช้พลังงานไฟฟ้าของอุปกรณ์ประเภทนี้จะเปลี่ยนแปลงตามการใช้งาน เช่นหลอดไฟ สถานะของการทำงานอยู่ในหลอดตามความสว่าง ดังนั้นจึงเป็นเรื่องง่ายที่จะจำแนกเครื่องใช้ไฟฟ้าประเภทที่สองเพียงเครื่องเดียว อย่างไรก็ตาม

เมื่อรวมการใช้พลังงานหลายอย่างเข้าด้วยกันการจำแนกจึงซับซ้อน เนื่องจากการยากที่จะเข้าใจว่ากระแสไฟฟ้าเกิดขึ้นในรูปแบบตัวแปร ดังนั้นเราจำเป็นต้องสังเกตรูปแบบเป็นระยะเวลาหนึ่งเพื่อจัดประเภทเครื่องใช้ไฟฟ้า และ (3) ประเภทที่สามมีรูปแบบพลังงานที่เปลี่ยนแปลงได้อย่างต่อเนื่อง เช่น เครื่องซักผ้า และไฟหรี่ การใช้พลังงานจะผันผวนในขณะที่มีความร้อน/ซักหรือล้าง/อบแห้งผ้า นั่นคือ อุปกรณ์หลายสถานะ การจำแนกประเภทเครื่องใช้แบบที่สาม ต้องเข้าใจถึงคุณสมบัติและสังเกตรูปแบบระยะยาว และ (4) ประเภทเปิดเสมอ มักจะทำงานยกเว้นกรณีพิเศษ ตัวอย่างเช่นตู้เย็น ทำงานอย่างสม่ำเสมอ อาจมีรูปแบบเป็นระยะหรือแบบเดียวกันก็ได้ (Hart, 1993)

ระบบตรวจรู้สถานะโหลดทางไฟฟ้าแบบไม่ล่วงล้ำ เป็นกระบวนการในการวิเคราะห์การเปลี่ยนแปลงของแรงดันและกระแสไฟฟ้าที่เข้าไปในระบบ ปัจจุบันมีงานวิจัยที่พัฒนาอัลกอริทึมรวมถึงการออกแบบระบบตรวจรู้กำลังไฟฟ้างานในบทความ (Zhao, He, Stankovic, & Stankovic, 2018) เป็นการออกแบบระบบตรวจรู้กำลังไฟฟ้าสำหรับวัดแรงดันและแยกแยะอุปกรณ์จากการวิเคราะห์สัญญาณเส้นกราฟ (GSP) ใน (Zhao et al., 2018) เป็นการศึกษาและแก้ปัญหาสำหรับการตรวจจับและวิเคราะห์อุปกรณ์ใน

ระบบตรวจรู้กำลังไฟฟ้าโดยการสร้างขอบเขตของข้อมูลจากเส้นกราฟขึ้นใหม่นำมาปรับระดับของค่าเทรโดลใช้ในการจัดกลุ่มและจดจำสัญญาณ ข้อดีของเทคนิคข้างต้นคือ มีความยืดหยุ่นในการบีบอัดข้อมูลและการสุ่มช่วงเวลาของสัญญาณทำให้สามารถวิเคราะห์ค่าช่วงของสัญญาณได้อย่างมีประสิทธิภาพ

นอกจากนี้การพัฒนาระบบตรวจรู้โหนดยังประยุกต์ใช้กับอัลกอริทึมและวงจรอิเล็กทรอนิกส์เพื่อพัฒนาระบบให้มีความสามารถในการประมวลผลแบบเวลาจริง โดยบทความ (Jain, Ahmed, Sundaramoorthy, Thiruvengadam & Vijayaraghavan, 2017) อธิบายถึงการพัฒนาระบบตรวจรู้กำลังไฟฟ้าสำหรับการแยกแยะอุปกรณ์ไฟฟ้า ออกแบบระบบโดยใช้ Raspberry Pi 3 เป็นระบบสมองกลฝังตัว (embedded system) ในบทความ (Srinivasan, Anandan, Jain, Ahmed & Vijayaraghavan, 2016) อธิบายถึงการออกแบบระบบตรวจรู้ค่ากำลังไฟฟ้าโดยใช้เซนเซอร์ ACS712 ร่วมกับบอร์ด Arduino ATmega 328 วัดกระแสและแรงดันไฟฟ้าเพื่อป้องกันสถานะของการทำงานแต่ละอุปกรณ์ ในบทความ (Nardello, Rossi & Brunelli, 2017) เป็นการออกแบบเพื่อวัดแรงดันไฟฟ้าโดยใช้หน่วยประมวลผล CC3200 เป็นตัวประมวลผลและเป็นเซนเซอร์ในการวิเคราะห์แรงดันไฟฟ้ารวมถึงแสดงผลการวิเคราะห์แบบเวลาจริง (real-time) ในบทความ (Ravishankar, Vignesh, Vel, & Vijayaraghavan, 2014) เป็นการออกแบบระบบตรวจรู้กำลังไฟฟ้าโดยใช้เซนเซอร์วัดกระแสแรงดัน ACS712 พัฒนาร่วมกับบอร์ด Arduino ATmega 328 จากงานวิจัยข้างต้น การศึกษาและพัฒนาระบบตรวจรู้โหนดแบบไม่ล่งล้าโดยอาศัยอุปกรณ์ หรือวงจรอิเล็กทรอนิกส์ มีจุดอ่อนตรงที่การสูญเสียเวลาในการประมวลผล เนื่องจากอุปกรณ์หรือวงจรอิเล็กทรอนิกส์ โดยมากเป็นการวิเคราะห์และประมวลผลแบบอนุกรม เพื่อพัฒนาขั้นตอนการประมวลผลระบบให้เร็วขึ้น จึงจำเป็นต้องอาศัยอุปกรณ์ในการตรวจจับสัญญาณทางไฟฟ้าที่มีอัตราการสุ่มตัวอย่างที่มีความเร็วสูง เนื่องจากการเปลี่ยนแปลงค่าพลังงานไฟฟ้าของเครื่องใช้ไฟฟ้าขณะที่ใช้งาน ยิ่งมีความถี่ในการสุ่มตัวอย่างสูงยิ่งมีโอกาสให้ประสิทธิภาพของการตรวจรู้โหนดมีความเร็วและความแม่นยำมากยิ่งขึ้น

ดังนั้นในงานวิจัยนี้ได้นำเสนอการพัฒนาระบบตรวจรู้สถานะโหนดทางไฟฟ้าแบบไม่ล่งล้าโดยอุปกรณ์ลอจิกแบบโปรแกรม (Field Programmable Gate Array--FPGA) มีข้อดีที่ความสามารถในอัตราการสุ่มตัวอย่างที่สูงเนื่องจากการเป็นการประมวลผลแบบขนาน ส่งผลให้สามารถลดระยะเวลาในการประมวลผล โดยประเด็นหลักของงานวิจัยนี้ คือ การนำ FPGA มาพัฒนาร่วมกับเทคนิค digital binary เพื่อออกแบบระบบตรวจรู้สถานะโหนดทางไฟฟ้าแบบไม่ล่งล้า ซึ่งส่งผลให้ลดความซับซ้อนของเวลาในการคำนวณ แม้จะมีอุปกรณ์หลากหลายแบบและเครื่องใช้พลังงานที่คล้ายกัน โดยการประยุกต์ใช้เทคนิค digital binary ซึ่งเป็นเทคนิคที่ไม่จำเป็นต้องเข้าถึงข้อมูลของอุปกรณ์ เป็นเหตุให้สามารถลดขั้นตอนของการรวบรวมข้อมูลในการฝึกฝนเมื่อเปรียบเทียบกับอัลกอริทึมที่นิยมในปัจจุบัน เนื่องจากเป็นเทคนิคที่สามารถเพิ่มอุปกรณ์ได้ตามจำนวนกำลังวัตต์ของอุปกรณ์ที่นำมาทดลอง

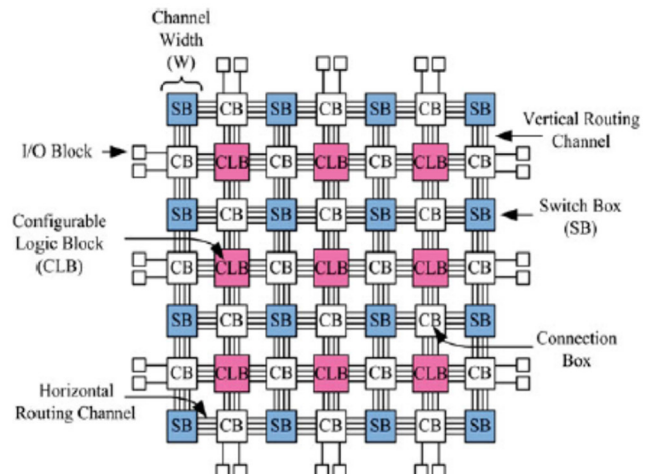
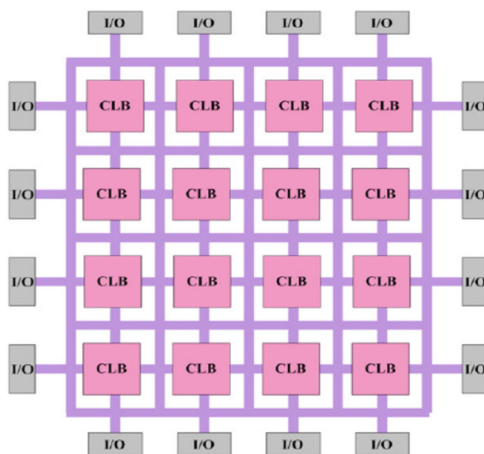
แนวคิดทฤษฎีที่เกี่ยวข้อง

การพัฒนาระบบตรวจรู้สถานะโหนดทางไฟฟ้าแบบไม่ล่งล้าโดยนำ FPGA มาใช้ร่วมกับเทคนิค digital binary นั้น จะช่วยให้ระบบสามารถช่วยลดความซับซ้อนของเวลาในการคำนวณ โดยที่ FPGA เป็นอุปกรณ์เซมิคอนดักเตอร์ที่ภายในมีลอจิกบล็อก (Configurable Logic Blocks--CLBs) ต่อรวมกันในลักษณะของเมทริกซ์ซึ่งสามารถเชื่อมโยงและทำงานพร้อมกันได้โดยคอนฟิกคูเอเบิลลอจิกบล็อก (CLB) เป็นพื้นฐานอุปกรณ์ภายในของ FPGA ซึ่งทำหน้าที่เป็นลอจิกและเก็บข้อมูล โดยที่คอนฟิกคูเอเบิลลอจิกบล็อกเป็นทรานซิสเตอร์หรือลอจิกเกตหลายร้อยตัวทำหน้าที่อยู่ภายใน ทั้งนี้ FPGA สามารถแบ่งได้เป็น 2 ชนิดตามลักษณะของโครงสร้างภายใน คือ (1) fine-grained จะมีโครงสร้างภายในของ CLB เป็นทรานซิสเตอร์ ต้องการการเชื่อมต่อลอจิกภายในที่ค่อนข้างใหญ่ และใช้พลังงานไฟฟ้าสูง ดังแสดงในภาพ 1 (ก) และ (2) coarse-grained มีโครงสร้างภายในของ CLB เป็นแนกเกตและมีการเชื่อมต่อกันโดยใช้เอ็กคูลูซีฟออร์ (XOR) ซึ่ง coarse-grained นี้ จะใช้กับการออกแบบ และ

การทำงานที่มีการขนาดใหญ่และต้องการการคำนวณที่ซับซ้อนดังแสดงภาพ 1 (ข) ทั้งนี้ FPGAs สามารถเขียนโปรแกรมและแก้ไขซ้ำใหม่ได้ตามอุปกรณ์หรือการนำไปใช้งานด้านต่าง ๆ ซึ่งมีลักษณะคล้าย SRAM ในปัจจุบัน

การแยกแยะชนิดอุปกรณ์ไฟฟ้าจำเป็นต้องใช้สมการทางคณิตศาสตร์เพื่อนำมาวิเคราะห์ค่าของพลังงานที่ระบบเก็บข้อมูลจาก FPGA ในงานวิจัยนี้นำเทคนิค Digital

Binary มาประยุกต์ใช้โดยข้อดีของเทคนิคนี้คือ การคำนวณที่รวดเร็ว ไม่ซับซ้อน และให้ความถูกต้องที่เหมาะสม ทั้งนี้เมื่อนำมาพัฒนาบน FPGA ส่งผลให้สมการของการตัดสินใจทำงานได้รวดเร็วและแม่นยำขึ้น โดยเทคนิค digital binary จะคำนวณจากการวัดค่าพลังงานรวมของอุปกรณ์ที่เป็นผลมาจากค่าเวลาจริง (real time) แสดงผลรวมของกำลังไฟฟ้าทั้งหมดที่วัดได้รวมกัน ดังสมการที่ 1



(ก) สถาปัตยกรรมของอุปกรณ์ลอจิกแบบโปรแกรม

(ข) สถาปัตยกรรมของอุปกรณ์ลอจิกแบบโปรแกรมแบบอิงตาข่าย

ภาพ 1 สถาปัตยกรรมของอุปกรณ์ลอจิกแบบโปรแกรมและลักษณะของการคำนวณแบบตาข่าย

Note. From “On the Comparison of Memristor-Transistor Hybrid and Transistor-Only Heterogeneous FPGAs” by U. Farooq, H. Aslam, & M. Usman, 2018, *Journal of King Saud University-Computer and Information Sciences*, 31, doi:10.1016/j.jksuci.2018.03.004 Copyright©2020 by King Saud University; “Tree-based Heterogeneous FPGA Architectures” by U. Farooq & Z. Marrakchi, 2012, New York: Springer

$$P_{max} = P_1 + P_2 + P_3 + P_4 + P_{n+1} \quad (1)$$

เมื่อ P_{max} คือ กำลังไฟฟารวมของอุปกรณ์
 $P_1 + P_2 + P_3 + P_4$ คือ ค่ากำลังไฟฟ้าของแต่ละอุปกรณ์
 P_{n+1} คือ ค่ากำลังไฟฟ้าเมื่อเพิ่มจำนวนของอุปกรณ์

การแยกแยะอุปกรณ์นั้นเทคนิค digital binary จะนำมาใช้คำนวณในลักษณะของเลขไบนารีหรือเลขฐานสองบนพื้นฐานการประมวลผลของ FPGA ซึ่งมีข้อดีที่เป็นการประมวลผลข้อมูลแบบขนานทำให้สามารถเพิ่มจำนวนของโหนดทางไฟฟ้าที่ใช้ในการทดลองได้มาก

ตาราง 1 การออกแบบระบบโดยใช้เลขไบนารี (Look Up-Table) ต้องคำนึงถึงสถานะของกำลังไฟฟ้าที่ใช้จริง Power on หรือ (P_{on}) เปรียบเทียบกับกำลังไฟฟ้าอ้างอิง Power reference หรือ (P_{ref}) ซึ่งการเปรียบเทียบเลขไบนารีสามารถอธิบายได้ เช่นเมื่อ P_1 อยู่ในสถานะ “ON” หรือ P_{ON} ค่าที่ FPGA จะคำนวณได้จะมีค่าตามเงื่อนไข คือ $P_{ION} \approx P_{Iref}$ และเงื่อนไขการตัดสินใจจะมีสถานะเท่ากับ “0001” ในเลขไบนารี ซึ่งเป็นการเปรียบเทียบสถานการณ์ทำงานของอุปกรณ์ตัวที่ 1 ดังสมการที่ 2

$$P_{nON} = \sum_{i=0}^n P_{nref} \quad (2)$$

ตาราง 1

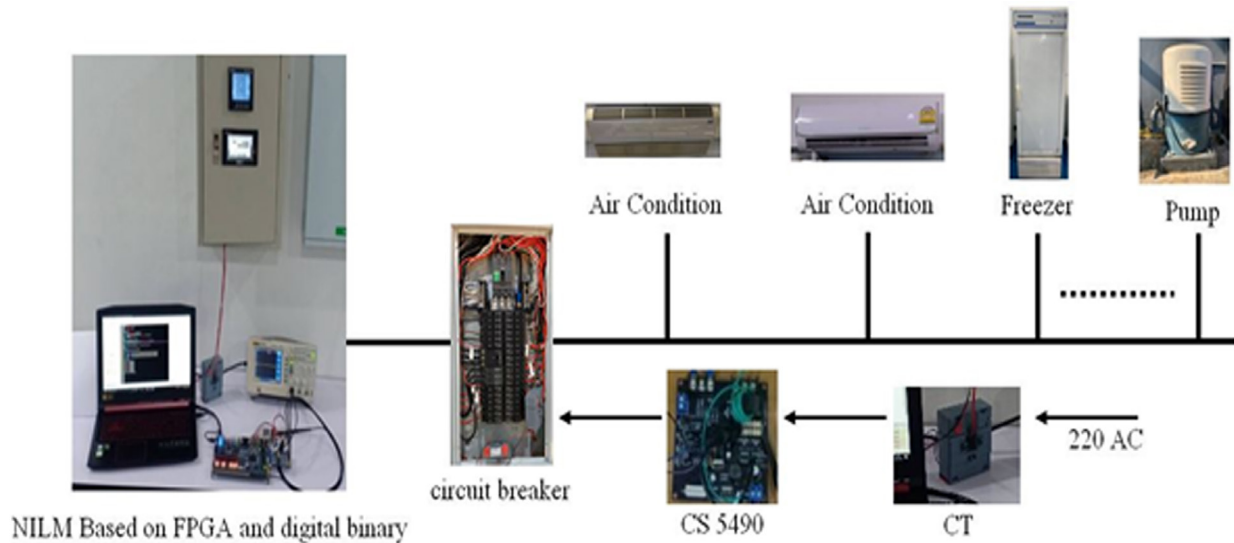
สถานะของการทำงานอุปกรณ์แต่ละชนิด (ในกรณีที่มีอุปกรณ์ 4 ชนิด)

Condition	P_{4ref}	P_{3ref}	P_{2ref}	P_{1ref}	P_{nref}
0	F	F	F	F	0
1	F	F	F	N	P_{1ref}
2	F	F	N	F	P_{2ref}
3	F	F	N	N	$P_{2ref}^+ P_{1ref}$
4	F	N	F	F	P_{3ref}
5	F	N	F	N	$P_{3ref}^+ P_{1ref}$
6	F	N	N	F	$P_{3ref}^+ P_{1ref}$
7	F	N	N	N	$P_{3ref}^+ P_{2ref}^+ P_{1ref}$
8	N	F	F	F	P_{4ref}
9	N	F	F	N	$P_{4ref}^+ P_{1ref}$
10	N	F	N	F	$P_{4ref}^+ P_{2ref}$
11	N	F	N	N	$P_{4ref}^+ P_{2ref}^+ P_{1ref}$
12	N	N	F	F	$P_{4ref}^+ P_{3ref}$
13	N	N	F	N	$P_{4ref}^+ P_{3ref}^+ P_{1ref}$
14	N	N	N	F	$P_{4ref}^+ P_{3ref}^+ P_{2ref}$
15	N	N	N	N	$P_{4ref}^+ P_{3ref}^+ P_{2ref}^+ P_{1ref}$
n	N	N	N	N	P_{max}

วิธีการออกแบบการตรวจรู้โหลดแบบไม่ล่งล้า

การออกแบบระบบตรวจรู้สภาวะโหลดทางไฟฟ้าแบบไม่ล่งล้า การวิจัยนี้ออกแบบและทดสอบการเชื่อมต่อ FPGA ร่วมกับอุปกรณ์จริงดังภาพ 2 เป็นการวัดค่ากำลังไฟฟ้าของอุปกรณ์เพียงตำแหน่งเดียวภายใน circuit breaker เริ่มต้นจากเซนเซอร์วัดกระแส IM-CT 23 ซึ่งเป็นเซนเซอร์

ที่มีความสามารถในการรับแรงดันไฟสูงสุด: 0.72kV AC แรงดันเอาต์พุตที่ 1 (VP-P) ทำหน้าที่วัดค่ากระแสไฟฟ้า และแรงดันไฟฟ้า (AC) และเชื่อมต่อกับโมดูล CS5490 หน้าทีตรวจรู้และแปลงค่าต่าง ๆ ทางไฟฟ้า เช่นค่าพลังงานไฟฟ้ากระแส และแรงดันให้เป็นสัญญาณดิจิทัล



ภาพ 2 การออกแบบและการทดลองตรวจสอบสถานะโหลดแบบไม่ล่วงล้ำ

ซึ่งการแปลงค่าสัญญาณทางไฟฟ้าเป็นสัญญาณดิจิตอลนั้นต้องคำนึงถึงแรงดันไฟฟ้าอ้างอิงที่มีผลต่อ อุณหภูมิและสัมประสิทธิ์ของแรงดันไฟฟ้าย้อนกลับ หาค่าได้ดังสมการที่ 3

$$Tc_{vref} = \left(\frac{VREF_{max} - VREF_{min}}{VREF_{avg}} \right) \left(\frac{1}{TaMAX - TaMin} \right) \left(10 \times 10^6 \right) \quad (3)$$

เมื่อ Tc_{vref} คือ สัมประสิทธิ์ของแรงดันอ้างอิงย้อนกลับ
 $VREF_{max}$ คือ สัมประสิทธิ์ของแรงดันอ้างอิงย้อนกลับ
 $VREF_{min}$ คือ แรงดันอ้างอิงย้อนกลับต่ำสุด
 $VREF_{avg}$ คือ แรงดันอ้างอิงย้อนกลับต่อพลังงานที่มี
 ปฏิกริยา
 $TaMAX$ คือ อุณหภูมิในการทำงานมากที่สุด
 $TaMin$ คือ อุณหภูมิในการทำงานน้อยสุด

700 วัตต์ (P_{2ref}), แอร์ 5,275 วัตต์ (P_{3ref}) และแอร์ 8,792 วัตต์ (P_{4ref}) อุปกรณ์ 4 ชนิดถูกเชื่อมต่อเข้าหากันผ่าน circuit breaker เป็นตัวกลางในการเชื่อมต่ออุปกรณ์

ผลการวิจัย

ผลจากการทดสอบเบื้องต้นในภาพ 3 แสดงถึง logic element การทำงานของ FPGA รุ่น EP4CE-115F29C7 และภาพ 4 แสดงผลแบบเวลาจริง

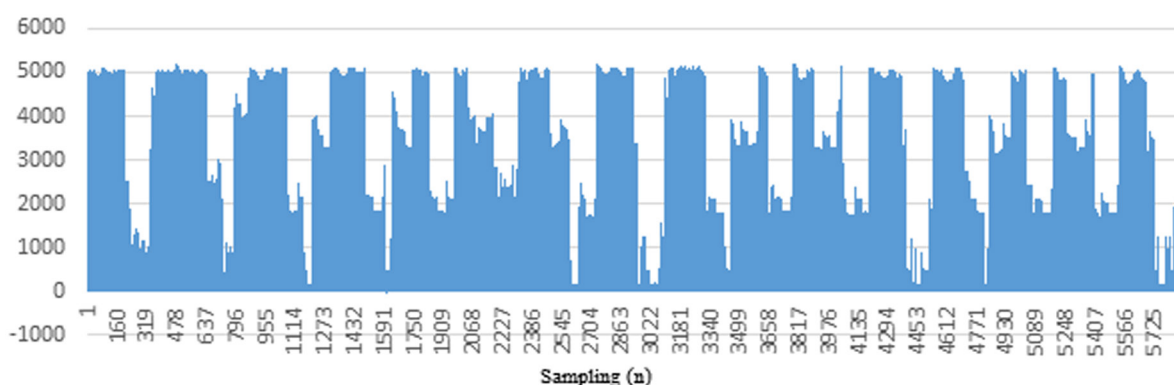
Device	EP4CE115F29C7
Timing Models	Final
Total logic elements	6,565 / 114,480 (6 %)
Total combinational functions	5,276 / 114,480 (5 %)
Dedicated logic registers	4,263 / 114,480 (4 %)
Total registers	4313
Total pins	525 / 529 (99 %)
Total virtual pins	0
Total memory bits	2,188,160 / 3,981,312 (55 %)

ภาพ 3 logic element การทำงานของ FPGA

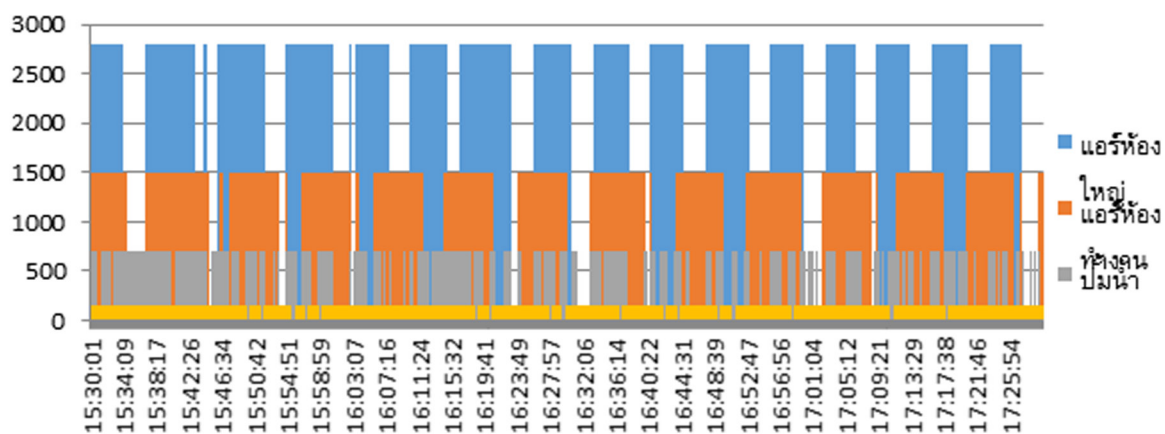
จากนั้นสัญญาณดิจิตอลเหล่านี้จะถูกป้อนให้กับ FPGA ทดลองโดยใช้บอร์ด DE2-115 จากโปรแกรม QUARTUS 15.0 มีหน้าที่ในการตัดสินใจแยกแยะอุปกรณ์ไฟฟ้า โดยใช้เทคนิค digital binary จากการออกแบบระบบตรวจสอบสถานะโหลดแบบไม่ล่วงล้ำ จากภาพ 2 ทดลองด้วยอุปกรณ์จริงทั้งหมด 4 ชนิดถูกนำมาทดสอบประกอบด้วย ตู้แช่เย็น 150 วัตต์ (P_{1ref}), ปั๊มน้ำขนาด

ผลการทดลองแสดงผลแบบเวลาจริงภายในช่วงเวลา 15.30 ถึง 17.30 น. ได้แสดงในภาพ 4 โดยในภาพ 4 (ก) แสดงผลของกำลังวัตต์โดยรวมที่ได้จาก CS 5490 และภาพ 4 (ข) แสดงผลของการแยแยะอุปกรณ์แต่ละชนิดโดยใช้เทคนิคไบนารี ซึ่งต่อมาในภาพ 5 (ก) ผู้วิจัยทำการขยายผลการทดลองในช่วงเวลา 15:30:01 น. ถึงเวลา 15:38:01 น. ในภาพ 5 (ข) ผลของการแยแยะอุปกรณ์แต่ละชนิดโดยใช้เทคนิคไบนารี เป็นเวลาห่างกันโดยประมาณ 480 วินาที และผู้วิจัยทำการขยายผลการทดลองในช่วงเวลา 15.42.15

ถึงเวลา 15.50.07 น. และในภาพ 5 (ค) แสดงสภาวะการทำงานของอุปกรณ์ ในภาพ 6 (ก) แสดงผลของกำลังวัตต์โดยรวมที่ได้จาก CS 5490 ภาพ 6 (ข) แสดงผลของการแยแยะอุปกรณ์แต่ละชนิดโดยใช้เทคนิคไบนารี เป็นเวลาห่างกันโดยประมาณ 480 วินาที และภาพ 6 (ค) แสดงสภาวะการทำงานของอุปกรณ์ เพื่อให้เห็นถึงลักษณะการทำงานของ FPGA และ digital binary ในทุก ๆ ครั้งที่เกิดการจำแนก

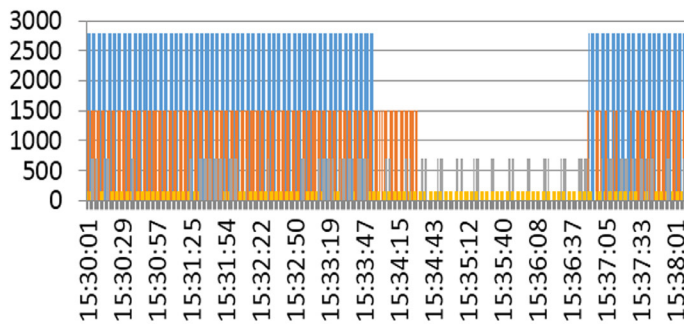
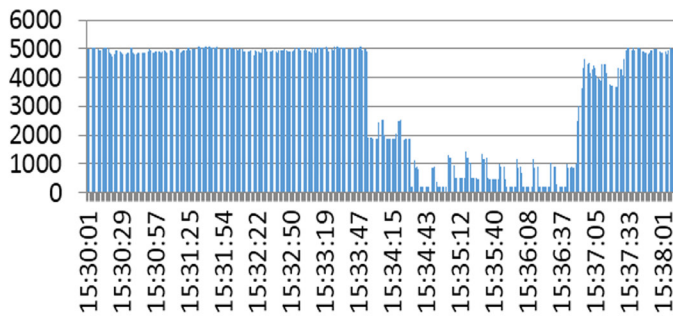


(ก) ผลของกำลังวัตต์โดยรวมที่ได้จาก CS 5490



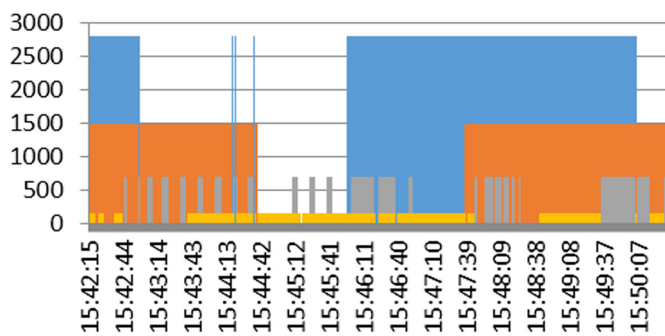
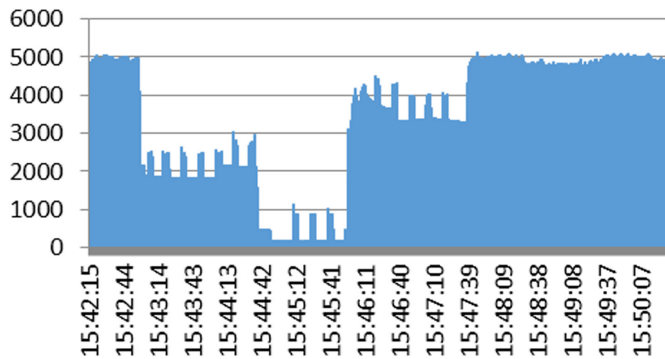
(ข) ผลของการแยแยะอุปกรณ์แต่ละชนิดโดยใช้เทคนิคไบนารี

ภาพ 4 ผลการทดลองในช่วงเวลา 15.30 ถึง 17.30 น.

[illegible]

(ค) แสดงสถานะการทำงานของอุปกรณ์

ภาพ 5 ผลของจำแนกสภาวะโหลด จากช่วงเวลา 15.30.01 ถึงเวลา 15.38.01



15:42:15	4884.151	الحارث	الحارث	الحارث	الحارث
15:42:16	4885.729	الحارث	الحارث	الحارث	الحارث
15:42:17	4894.562	الحارث	الحارث	الحارث	الحارث
15:42:18	4957.18	الحارث	الحارث	الحارث	الحارث
15:42:20	5028.685	الحارث	الحارث	الحارث	الحارث
15:42:21	5050.021	الحارث	الحارث	الحارث	الحارث
15:42:22	4897.782	الحارث	الحارث	الحارث	الحارث
15:42:23	4990.048	الحارث	الحارث	الحارث	الحارث
15:42:24	4887.705	الحارث	الحارث	الحارث	الحارث
15:42:25	4998.262	الحارث	الحارث	الحارث	الحارث
15:42:27	5066.058	الحارث	الحارث	الحارث	الحارث
15:42:28	5061.544	الحارث	الحارث	الحارث	الحارث
15:42:29	5039.862	الحارث	الحارث	الحارث	الحارث
15:42:31	5022.512	الحارث	الحارث	الحارث	الحارث
15:42:32	5012.165	الحارث	الحارث	الحارث	الحارث
15:42:33	5014.087	الحارث	الحارث	الحارث	الحارث
15:42:34	5024.905	الحارث	الحارث	الحارث	الحارث
15:42:36	4926.884	الحارث	الحارث	الحارث	الحارث
15:42:37	4958.895	الحارث	الحارث	الحارث	الحارث
15:42:38	4981.853	الحارث	الحارث	الحارث	الحارث
15:42:39	4943.580	الحارث	الحارث	الحارث	الحارث
15:42:40	4990.981	الحارث	الحارث	الحارث	الحارث
15:42:42	4989.277	الحارث	الحارث	الحارث	الحارث
15:42:43	5012.554	الحارث	الحارث	الحارث	الحارث
15:42:44	5022.731	الحارث	الحارث	الحارث	الحارث
15:42:45	5020.241	الحارث	الحارث	الحارث	الحارث
15:42:47	5000.892	الحارث	الحارث	الحارث	الحارث
15:42:48	4979.564	الحارث	الحارث	الحارث	الحارث
15:42:49	4901.556	الحارث	الحارث	الحارث	الحارث
15:42:50	4826.009	الحارث	الحارث	الحارث	الحارث
15:42:51	4895.701	الحارث	الحارث	الحارث	الحارث
15:42:55	4897.116	الحارث	الحارث	الحارث	الحارث
15:42:54	4970.397	الحارث	الحارث	الحارث	الحارث
15:42:55	4978.09	الحارث	الحارث	الحارث	الحارث
15:42:56	4977.526	الحارث	الحارث	الحارث	الحارث
15:42:58	4115.806	الحارث	الحارث	الحارث	الحارث
15:42:59	2165.058	الحارث	الحارث	الحارث	الحارث
15:43:00	2182.056	الحارث	الحارث	الحارث	الحارث
15:43:01	2166.264	الحارث	الحارث	الحارث	الحارث
15:43:05	1839.869	الحارث	الحارث	الحارث	الحارث
15:43:04	1867.553	الحارث	الحارث	الحارث	الحارث
15:43:05	2486.44	الحارث	الحارث	الحارث	الحارث
15:43:06	2507.884	الحارث	الحارث	الحارث	الحارث
15:43:07	2518.98	الحارث	الحارث	الحارث	الحارث
15:43:09	2381.386	الحارث	الحارث	الحارث	الحارث
15:43:10	1862.762	الحارث	الحارث	الحارث	الحارث
15:43:11	1862.918	الحارث	الحارث	الحارث	الحارث
15:43:12	1859.791	الحارث	الحارث	الحارث	الحارث
15:43:14	1859.977	الحارث	الحارث	الحارث	الحارث
15:43:15	1855.68	الحارث	الحارث	الحارث	الحارث
15:43:16	1852.118	الحارث	الحارث	الحارث	الحارث
15:43:17	2517.085	الحارث	الحارث	الحارث	الحارث
15:43:19	2488.219	الحارث	الحارث	الحارث	الحارث
15:43:20	2467.522	الحارث	الحارث	الحارث	الحارث
15:43:21	2484.755	الحارث	الحارث	الحارث	الحارث

(ค) แสดงผลของการจำแนกอุปกรณ์

ภาพ 6 ผลของจำแนกสภาวะโหลต จากช่วงเวลา 15.42.15 ถึงเวลา 15.50.07

ผลการวิเคราะห์การจำแนกโหนด

ผลการทดลองแยกแยะอุปกรณ์ด้วยอุปกรณ์ลอจิกแบบโปรแกรม (FPGA) โดยใช้ digital binary จากภาพ 5 (ค) ช่วงเริ่มต้นเมื่อเปิดอุปกรณ์ซึ่งได้แก่ เครื่องปรับอากาศ 18,000 BTU ประมาณ 5,275 วัตต์, เครื่องปรับอากาศ 30,000 BTU ประมาณ 8,792 วัตต์และตู้แช่เย็นประมาณ 150 วัตต์ เมื่อระบบ NILM ตรวจพบ ระบบแสดงค่า digital binary ออกมา “1101” แต่ในช่วงแรกของการเปิดใช้งานอุปกรณ์ มีสภาวะโอเวอร์ชอต (Overshot) ส่งผลให้เกิดความผิดพลาด เนื่องจากสภาวะโหนดที่ผ่านจาก CS5490 ไม่คงที่ เป็นเหตุให้ผลรวมของกำลังวัตต์เปลี่ยนแปลงไปเมื่อผ่านช่วงเวลาตั้งแต่ 15:30:20 พบว่าอุปกรณ์สามารถจำแนกแม่นยำมากขึ้นเมื่อโหนดอยู่ในสภาวะของการทำงานปกติ (stable)

Time	POWER	แอร์ขนาดเล็ก	แอร์ขนาดใหญ่	ปั้มน้ำ	ตู้แช่
17:29:50	1796.07	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:52	1793.03	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:53	1818.91	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:54	1787.55	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:55	1779.64	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:56	1771.34	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:58	1769.05	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:29:59	1761.79	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน
17:30:00	1743.38	ไม่ทำงาน	ทำงาน	ไม่ทำงาน	ทำงาน

ภาพ 7 ผลของจำแนกสภาวะโหนดใน 1 sampling

ในภาพ 7 แสดงผลของจำแนกสภาวะโหนดใน 1 sampling ของการวิเคราะห์ความเร็วในการจำแนกอุปกรณ์ จากภาพ 7 ผลการทดลองแสดงให้เห็นว่าการจำแนกโหนดในช่วงเวลา 17.29.50 ถึง 17.30.00 ผู้วิจัยทำการเปิดอุปกรณ์ 2 ชนิด ได้แก่ ตู้แช่เย็น 150 วัตต์ (P_{irep}) และแอร์ 5,275 วัตต์ (P_{3rep}) ซึ่งอยู่ในสภาวะการทำงานคงที่ จากภาพแสดงให้เห็นว่า FPGA ใช้เวลา 1 วินาที ในการจำแนกอุปกรณ์ อย่างไรก็ตามการประยุกต์ใช้ FPGA มีข้อดีทางด้านความเร็วในการจำแนกโหนด ซึ่งการวิจัยนี้ทำการเปรียบเทียบความเร็วของอุปกรณ์ที่นำมาประยุกต์ใช้ในการวิจัยโดยสรุปผลดังตาราง 2

ตาราง 2

ฮาร์ดแวร์ที่เป็นที่นิยมนำมาประยุกต์ใช้ในการวิจัยตรวจรู้สภาวะโหนดแบบไม่ล่วงล้ำ

ฮาร์ดแวร์ (HW)	จำนวนของการสุ่มสัญญาณต่อเวลาที่ใช้ในการจำแนกโหนด
Arduino	สามารถระบุโหนดได้ใน 4 วินาที
FPGA	สามารถระบุโหนดได้ใน 1 วินาที

จากตารางผลการเปรียบเทียบด้านประสิทธิภาพของอุปกรณ์แสดงให้เห็นว่า ประสิทธิภาพของการสุ่มสัญญาณและการจำแนกของ Arduino โดย (Srinivasan, Anandan, Jain, Ahmed & Vijayaraghavan, 2016) ใช้เวลาในการประมวลผลมากกว่า รวมถึงใช้จำนวนของการสุ่มข้อมูลสัญญาณมากกว่า FPGA ทั้งนี้ การพัฒนาโดยใช้ FPGA ร่วมกับ digital binary มีข้อดีในเรื่องของความสามารถในการเพิ่มปริมาณของโหนดได้และมีการประมวลผลแบบขนานที่พัฒนาร่วมกับอัลกอริทึมที่นิยมในปัจจุบันได้

สรุปผลการทดลอง

การตรวจรู้การใช้กำลังไฟฟ้าของอุปกรณ์เป็นสิ่งที่สำคัญสำหรับระบบสมาร์ตกริด ในงานวิจัยนี้ได้พัฒนาระบบตรวจรู้สภาวะโหนดทางไฟฟ้าแบบไม่ล่วงล้ำโดยใช้อุปกรณ์ FPGA ในการวิเคราะห์และแยกแยะอุปกรณ์ชนิดต่าง ๆ ซึ่งระบบที่ออกแบบสามารถแยกแยะอุปกรณ์ได้และให้ความถูกต้อง 100% จากการทดลองบนอุปกรณ์แบบฐานเวลาจริง ทั้งนี้เนื่องจาก FPGA มีข้อดีที่สามารถรองรับการเพิ่มจำนวนของอุปกรณ์ได้โดยไม่ต้องทำการเข้าถึงข้อมูลของอุปกรณ์และฝึกฝนข้อมูล และยังสามารถที่จะพัฒนาให้มีการคำนวณที่เร็วขึ้นได้ ด้วยเหตุนี้จึงทำให้การประยุกต์ใช้ FPGA ร่วมกับ digital binary เป็นทางเลือกหนึ่งสำหรับการนำไปพัฒนา แต่การศึกษานี้ยังมีข้อจำกัดในเรื่องของการรับรู้ถึงตำแหน่งของอุปกรณ์ รวมถึงข้อผิดพลาดในการจำแนกสัญญาณที่ไม่คงที่ ดังที่กล่าวมาผู้วิจัยเสนอเทคนิคการเรียนรู้เชิงลึกในการแก้ไขปัญหาดังกล่าว ซึ่งเป็นอัลกอริทึมที่แพร่หลาย และได้รับการพิสูจน์ถึงประสิทธิภาพของการทดลอง ทั้งนี้ ผู้วิจัยได้ทำการศึกษาและนำเสนอในครั้งต่อไป



References

- Farooq, U., Aslam, H., & Usman, M. (2018). On the comparison of memristor-transistor hybrid and transistor-only heterogeneous FPGAs. *Journal of King Saud University-Computer and Information Sciences*, 31(4), 514-527. doi: 10.1016/j.jksuci.2018.03.004
- Farooq, U., & Marrakchi, Z. (2012). *Tree-based heterogeneous FPGA Architectures* (pp. 153-171). New York: Springer
- Hart, G. (1993). Nonintrusive appliance load monitoring. *Proceedings of the IEEE*, 80(12), 1870-1891. doi: 10.1109/5.192069
- Jain, A. K., Ahmed, S. S., Sundaramoorthy, P., Thiruvengadam, R., & Vijayaraghavan, V. (2017). Current peak based device classification in NILM on a low-cost embedded platform using extra-trees. *2017 IEEE MIT Undergraduate Research Technology Conference (URTC)* (pp.1-4). Cambridge, MA, USA: IEEE. doi: 10.1109/urtc.2017.8284200
- Kemp-Hesterman, A., Glick, S., & Cross, J. (2014). Reducing electrical energy consumption through behaviour changes. *Journal of Facilities Management*, 12(1), pp. 4-17. doi: 10.1108/JFM-02-2013-0006
- Nardello, M., Rossi, M., & Brunelli, D. (2017). An innovative cost-effective smart meter with embedded non intrusive load monitoring. *Conference: 2017 IEEE PES Innovative Smart Grid Technologies Conference Europe (ISGT-Europe)* (pp. 1-6). Torino, Italy: IEEE. doi: 10.1109/ISGTEurope.2017.8260242
- Ravishankar, A., Vignesh, A., Vel, V., R, D., & Vijayaraghavan, V. (2014). Low-cost non-intrusive residential energy monitoring system. *2014 IEEE Conference on Technologies for Sustainability (SusTech)* (pp.130-134). Portland, OR, USA: IEEE. doi: 10.1109/SusTech.2014.7046232
- Srinivasan, G., Anandan, C., Jain, S., Ahmed, S. S., & Vijayaraghavan, V. (2016). Low-cost non-intrusive device identification system. *2016 IEEE Dallas Circuits and Systems Conference (DCAS)* (pp. 1-4). Arlington, TX, USA: IEEE. doi: 10.1109/DCAS.2016.7791140
- Zhao, B., He, K., Stankovic, L., & Stankovic, V. (2018). Improving Event-based Non-intrusive Load Monitoring using Graph Signal Processing. *IEEE Access*, 6, 53944-53959. doi: 10.1109/ACCESS.2018.2871343.

